

引用格式: 朱新宇, 王晓蕾, 宋宇鲲, 等. 基于拥塞超前感知的 NoC 路由器设计[J]. 微电子学与计算机, 2021, 38(1): 45-50.
[ZHU X Y, WANG X L, SONG Y K, et al. Design of NoC router based on advance congestion-aware[J]. Microelectronics & Computer, 2021, 38(1): 45-50.]

基于拥塞超前感知的 NoC 路由器设计

朱新宇, 王晓蕾, 宋宇鲲, 张多利

(合肥工业大学 微电子设计研究所, 安徽 合肥 230009)

摘 要: 针对当前片上网络(NoC)在通讯流量较大时出现拥塞而引起的网络性能受限的问题, 本文提出了一种向量引导的超前自适应(AdSa)路由算法, 设计了一种基于拥塞超前感知的 NoC 路由器, 通过超前感知网络拥塞进行自适应的路由传输, 均衡网络负载. 实验结果表明, 搭载 AdSa 路由算法的拥塞感知路由器在平均包延时和平均吞吐量上, 相较于搭载动态 XY(Dy-XY)路由算法的路由器最大提升了 31.2% 和 38.4%, 相较于搭载回退转向(RT)路由算法的路由器最大提升了 18% 和 19.5%, 在高负载和大通信量 NoC 中具有更优的传输性能.

关键词: 片上网络; 拥塞感知; 路由算法; 路由器

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2021)01-0045-06

Design of NoC router based on advance congestion-aware

ZHU Xin-yu, WANG Xiao-lei, SONG Yu-kun, ZHANG Duo-li

(Institute of Microelectronics and VLSI Design, Hefei University of Technology, Hefei 230009, China)

Abstract: In view of the current network-on-chip (NoC) in the larger traffic congestion caused by the limited network performance problems, a vector-guided advanced self-adaptive (AdSa) routing algorithm is proposed, and a NoC router based on advance congestion-aware is designed. Awaiting network congestion in advance for adaptive routing transmission and balancing network load. The experimental results show, the congestion-aware router equipped with AdSa routing algorithm has average packet delay and average throughput compared with routers equipped with dynamic XY (Dy-XY) routing algorithm, the maximum increase is 31.2% and 38.4%, compared with routers equipped with return (RT) routing algorithm, the maximum increase is 18% and 19.5%, which has better transmission performance in high load and large traffic NoC.

Key words: network on chip; congestion-aware; routing algorithm; router

1 引言

随着集成电路特征尺寸越来越小, 集成度不断提高, 传统总线结构的片上系统(System on Chip, SoC)并行度低、扩展性差以及全局时钟难以同步等问题逐渐显露出来^[1]. 为克服总线结构的固有缺点, 片上网络(Network on Chip, NoC)的概念被提出^[2]. 与传统总线相比, NoC 具有扩展性强、并行度高优势, 并通过全局异步局部同步(GALS)的机制克服了 SoC 的全局时钟难以同步的问题^[3].

路由器作为 NoC 的核心通讯单元, 其架构设计及算法性能对 NoC 系统性能至关重要^[4]. 同时, 随着 NoC 中处理核心数的增多, 网络通讯任务量增加, NoC 负载量不断增高, 网络中的拥塞现象对路由器通讯效率的影响越来越大^[5-7]. 如何降低高负载 NoC 中拥塞对传输效率的影响, 提升大通讯量 NoC 的系统性能, 是目前的研究热点之一.

文献[8-10]针对片上网络中的拥塞问题, 采用不同的路由算法和设计方法进行改进, 然而在网络通讯量较大、负载较高的情况下, Dy-XY 和 RT

等算法无法感知周边网络拥塞状态,传输延时较高且存在网络负载不均衡的现象,影响 NoC 通讯性能.

为解决上述问题,本文在已有 NoC 相关研究的基础上,提出了一种超前感知拥塞的 NoC 路由器设计方案,设计出一种向量引导的超前自适应(Advanced Self-adaptive, AdSa)路由算法,进一步降低 NoC 路由器延时,均衡网络负载,提升高负载和大通讯量 NoC 系统的整体性能.

2 NoC 路由器设计

2.1 路由器架构

所设计的 NoC 采用广泛应用的 2D-Mesh 网络结构,如图 1 所示,该结构具有拓扑结构规则、可扩展性强等优势.

路由器作为 NoC 的核心单元,承担着 NoC 中

数据传输的重要任务.图 2 给出了所设计的路由器结构,该路由器通过东(E)、南(S)、西(W)、北(N)四个双向端口连接周边路由器,通过本地(L)端口连接资源节点(IP),其内部由输入模块、优先级译码器、路由超前计算单元、拥塞寄存器、仲裁器、交叉开关和输出模块组成.

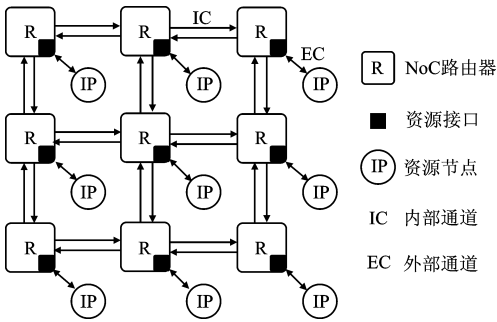


图 1 2D-Mesh NoC 模型

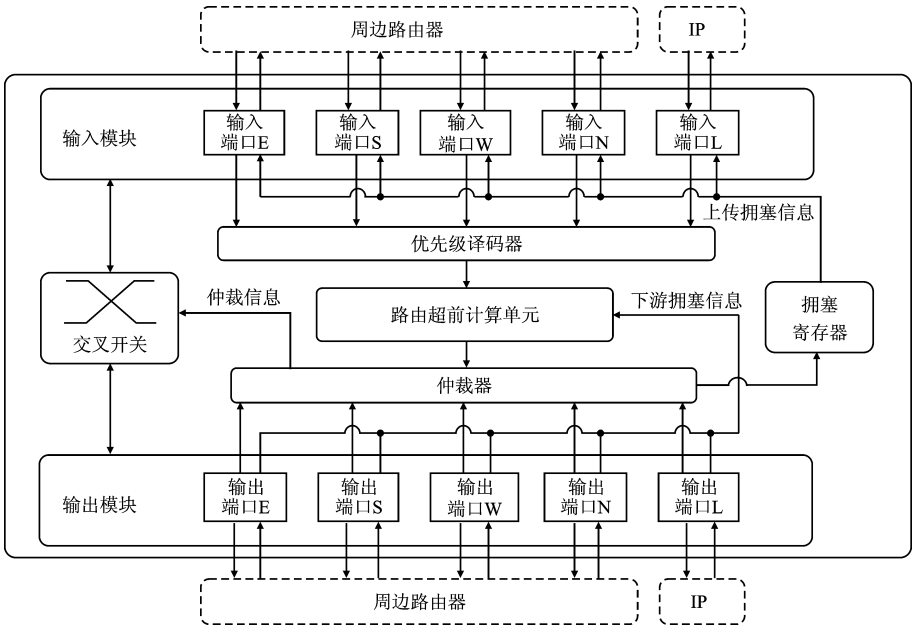


图 2 NoC 路由器结构

2.2 交换技术

由于存储转发、虫孔、虚拟直通等交换方式大多适合于小通信量的应用,为了应对 NoC 的大通讯量传输需求,本文采用“包-电路”交换技术^[10]来提高 NoC 的批量数据传输能力.该技术首先通过包交换的方式从源节点到目的节点建立链路,然后采用电路交换的方式进行数据传输.建立链路的延时与网络状态有关,而数据传输阶段不依赖于网络状态,数据的传输延时小而且可预测,可以满足大通讯量传输的强实时性要求.

2.3 任务传输过程

在 NoC 层,路由器将任务包传输分为三个阶段:(1)链路建立阶段,资源节点(IP)产生请求包并发送至相连的 NoC 源节点,源节点根据网络状态将请求包以包交换的方式发送至目的节点,待目的节点反馈确认信号后,链路建立成功;(2)数据传输阶段,数据包在源节点与目的节点间沿着链路传输;(3)链路撤销阶段,数据传输完毕后,源节点向目的节点发送结束包,链路撤销.图 3 给出了任务包格式,请求包和结束包负责链路建立与撤销,数据包则包含批量数据.

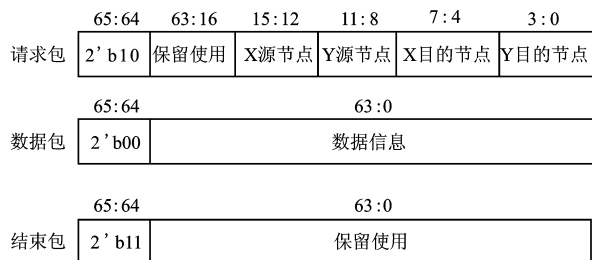


图 3 任务包格式

在路由器内部,输入模块接收周边节点传来的请求包并向下传递;优先级译码器依据优先级顺序(L>E>S>W>N),在多个输入端口中依次将高优先级端口的请求包输出;路由计算单元结合请求包和周边节点拥塞情况,输出下一步路由方向;仲裁器根据路由方向对各请求包进行仲裁,通过交叉开关将输入和输出端口匹配,锁定端口完成传输,图4给出了交叉开关的具体结构。

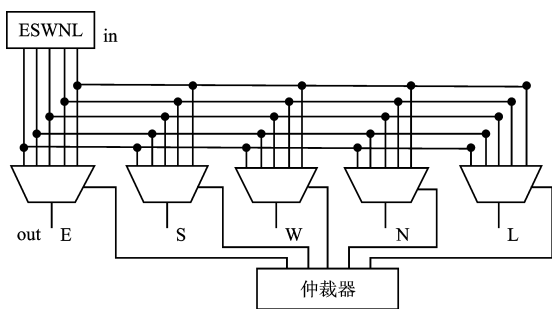


图 4 交叉开关

2.4 拥塞感知机制

由任务传输过程可知,链路建立阶段在整个传输过程中起到关键作用,而链路建立成功与否取决于请求包的传输情况.当仲裁器中出现多个请求包对一个输出端口请求输出时,仲裁器只响应一个请求包输出,而其它请求包则需要继续等待,导致拥塞现象明显增加.因此本文提出了一种新型的拥塞感知机制,以动态超前感知下游路由器的拥塞状况.

拥塞感知机制根据“包-电路”交换技术的特点,通过监测仲裁器中请求包请求输出而未响应的数量来判断拥塞情况.具体步骤如下:

Step1:将仲裁器中各输出端口被请求包请求输出,但仲裁器未给予响应的数量作为拥塞参数(Congestion Parameter, CP),每个时钟周期采集一次;

Step2:CP 值初始置为 0,一旦采集到请求包请求输出但未响应时,CP 值加 1;当出现仲裁器在给定期内未响应任何请求时,表示路由器完全拥塞,CP 值置为最大.

如图 5 所示, CP 存储于拥塞寄存器中, 进行路由计算时, CP 会被传输至上游路由器的路由计算单元, 用于路由决策. CP 值越大, 表明路由器拥塞概率越高, 为了保证 CP 值的时效性, 每个时钟周期更新一次 CP 值.

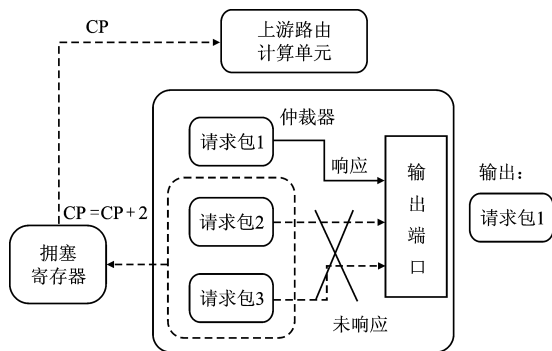


图 5 拥塞感知示意图

所定义参数反映了下游节点的拥塞情况,进行路由计算时选择 CP 值小的节点作为输出目标.若出现请求包到达目标节点却拥塞的情况,请求包回退,将对应的 CP 值置为最大,重新进行路由选择.拥塞感知原理不仅适用于“包-电路”交换技术,对于虫孔、存储转发等技术同样适用,基于该原理的路由算法可以均衡网络负载,降低数据传输延时.

3 AdSa 路由算法设计

常见的 Dy-XY 算法容易出现图 6 中的同维拥塞现象,导致负载不均衡而产生热点,同时 RT 算法和 Dy-XY 算法无法感知下游节点拥塞状态,在网络通讯流量较大,拥塞节点较多的情况下,算法性能受限。

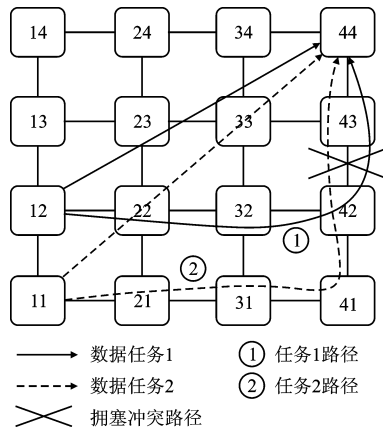


图 6 同维拥塞示意图

针对 Dy-XY 算法和 RT 算法的局限性,本文在拥塞感知机制的基础上,提出了一种向量引导的超

前自适应 (AdSa) 路由算法. AdSa 路由算法是一种基于拥塞感知的分布式路由算法, 根据请求包信息在源节点与目的节点之间建立任务向量, 在任务向量的两个分量方向上, 结合本地输出端口状态, 选择拥塞程度小的下游节点进行路由传输.

3.1 算法步骤

AdSa 路由算法结合本地输出端口的状态和下游节点拥塞参数 (CP), 在任务向量的引导下进行自适应、分布式的路由传输. 具体步骤如下:

Step1: 取当前节点与目的节点的 X 维和 Y 维坐标差值, 分别记作 ΔX 、 ΔY , 若均为 0, 输出至本地, 若仅有一个为 0 跳至 Step2, 若均不为 0 跳至 Step3;

Step2: 若 $\Delta X=0$, 选择 Y 维向目的节点传输, 若 $\Delta Y=0$, 选择 X 维向目的节点传输;

Step3: 根据源、目的坐标确定任务向量, 沿 X 维、 Y 维分解为向量 A 、向量 B , 监测本地 A 方向和 B 方向的输出端口状态, 若均空闲跳至 Step4, 若仅有一个空闲跳至 Step5, 否则路由失败;

Step4: 比较 A 方向下游节点和 B 方向下游节点的 CP, 若 CP 不同, 选择 CP 小的节点作为目标方向, 若 CP 相同且非最大值, 选择与上一跳维数不同的方向作为目标方向, 否则路由失败;

Step5: 取空闲方向的下游节点 CP, 若 CP 非最大值, 将该方向作为目标方向, 否则路由失败.

若出现请求包到达下一节点但节点拥塞无法路由的情况, 请求包回退, 将对应节点的 CP 置为最大, 重新进行路由选择. 为了避免互锁, 引入生存时间 (Time To Live, TTL) 机制, 设定最大路由周期, 一旦超过设定值没有完成传输, 则取消链路.

算法 1 给出了上述路由算法的部分伪代码.

算法 1: AdSa 路由算法

$\Delta X = X_{\text{dest}} - X_{\text{sou}}$; $\Delta Y = Y_{\text{dest}} - Y_{\text{sou}}$;

if ($\Delta X=0 \& \Delta Y=0$) Dest = Local;

else if ($\Delta X=0 \& \Delta Y \neq 0$) Dest = Y_d ;

else if ($\Delta X \neq 0 \& \Delta Y=0$) Dest = X_d ;

else if ($\Delta X \neq 0 \& \Delta Y \neq 0$)

if ($C_A = C_B = 0$)

if ($CP_A < CP_B$) Dest = A ;

else if ($CP_A > CP_B$) Dest = B ;

else if ($CP_A = CP_B \neq CP_{\text{max}}$) Dest = ($A|B$) dif;

else Dest = Fail;

else if ($C_A = 0 \& C_B = 1$)

if ($CP_A \neq CP_{\text{max}}$) Dest = A ;

else if ($C_A = 1 \& C_B = 0$)

if ($CP_B \neq CP_{\text{max}}$) Dest = B ;

else Dest = Fail;

3.2 算法分析

AdSa 路由算法的路由模型如图 7 所示, 路由节点均标有坐标, 并随机设定 CP 值来模拟网络拥塞状况. 基于 AdSa 算法的两个数据任务可以超前感知周边节点的拥塞状态, 在各自任务向量分量方向上, 选择 CP 小的节点进行传输. 若 CP 相同, 为了避免同一维序出现较长的占用路径, 同时防止请求包过早到达目的坐标的同一维序而失去自适应能力, 选择与上一跳维数不同的方向进行传输.

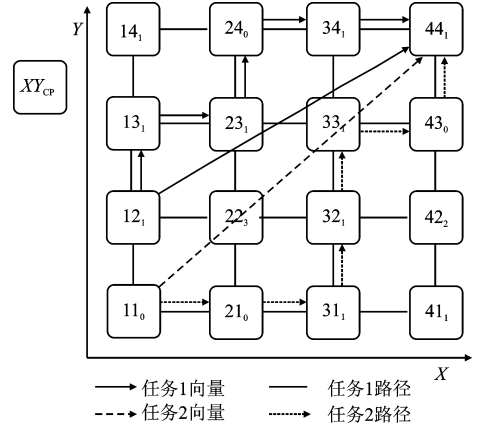


图 7 AdSa 路由算法示意图

AdSa 路由算法选择拥塞程度小的路径进行自适应路由, 有效缓解了 Dy-XY 算法的同维拥塞现象, 明显减少了 RT 算法的回退转向过程. 因此, AdSa 路由算法在网络拥塞较多的情况下, 可以超前感知网络拥塞, 均衡网络负载, 降低数据传输延迟, 同时该算法属于最短路径算法, 能够有效避免死锁.

4 实验与分析

为了评估所设计的 NoC 路由器算法性能, 本文选用平均包延时 (Latency) 和平均吞吐量 (Through)^[11] 作为性能指标, 将拥塞感知路由器中的 AdSa 路由算法与文献[8]中的动态 XY (Dy-XY) 路由算法和文献[10]中的回退转向 (RT) 路由算法进行比较, 对比分析算法性能. 平均包延时和平均吞吐量定义如下:

$$\text{Latency} = \frac{\sum_{\text{Times}_i=0}^{\text{Send}} \text{Latency}_i}{(\text{SendTimes}) \cdot (\text{PackageLength})} \quad (1)$$

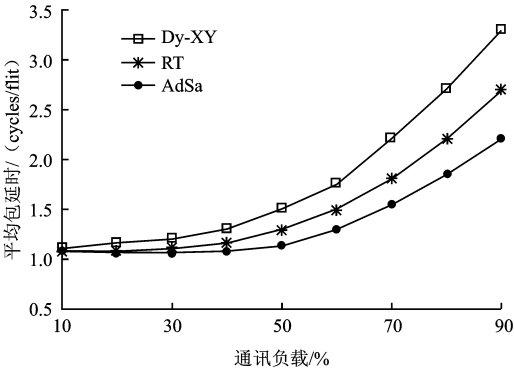
$$\text{Through} = \frac{(\text{SendTimes}) \cdot (\text{PackageLength})}{(\text{NumberofNodes}) \cdot (\text{TotalTime})} \quad (2)$$

为了进行算法对比测试, 本文使用 Verilog

HDL 语言实现了整个路由器硬件结构,搭建了网络尺寸为 8×8 的 2D-Mesh NoC 平台,通过 Modelsim 软件完成功能仿真,并在 Xilinx Virtex-6 系列的 FPGA 芯片上进行了原型验证. 实验采用全局随机通讯模式,定义网络通讯负载为发包节点占总节点的比例,网络通讯量为发送任务的数据包长度. 通过改变发包节点比例和数据包长度来控制 NoC 的负载和通讯量,以全面衡量算法在不同负载和通讯量下的工作性能. 实验条件设置如下:

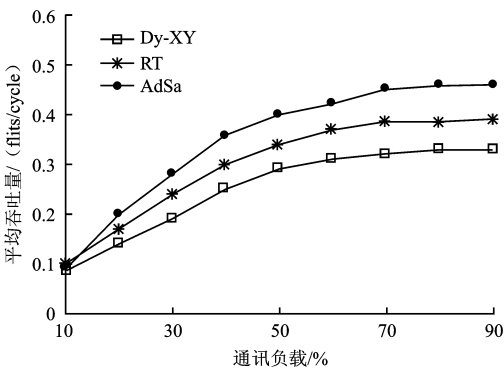
- (1)任务包在 NoC 中以“包-电路”交换方式传输,每个路由节点分别建立 100 个任务包,任务包之间的间隔为 1 个时钟周期,目的节点随机产生;
- (2)设置数据包长度为 1 k,宽度为 66 bit,随机选择路由节点作为源节点发送连续的 100 个任务包,控制所选路由节点占总节点的比例,以此代表网络通讯负载,比例越大,NoC 负载越高;
- (3)随机选择 50%的路由节点发送任务包,控制数据包长度为 100 至 2 k,以此代表网络通讯量,长度越大,NoC 通信量越大.

图 8 给出了各算法性能随通信负载变化的关系曲线图. 图 8(a)中当通讯负载低于 40%时,由于拥塞现象较少,AdSa 算法在平均包延时上较 Dy-XY 和 RT 算法优势不明显,当负载大于 40%时,AdSa 算法的拥塞感知效果明显,网络流量更加均衡,因此具有更低的延时. 从图 8(b)可以看出,AdSa 算法在平均吞吐量上均优于 Dy-XY 和 RT 算法,且在负载大于 40%后优势明显. AdSa 算法在平均包延时和平均吞吐量上较 Dy-XY 算法最大提升了 31.2%和 38.4%,较 RT 算法最大提升了 18%和 19.5%,在 NoC 负载较高的情况下具有更大的性能优势.



(a) 平均包延时

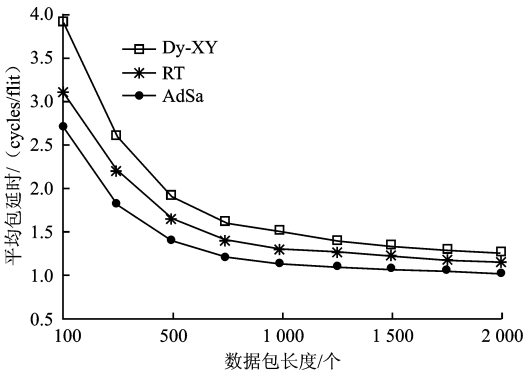
图 9 给出了各算法的性能与数据包长度的关系



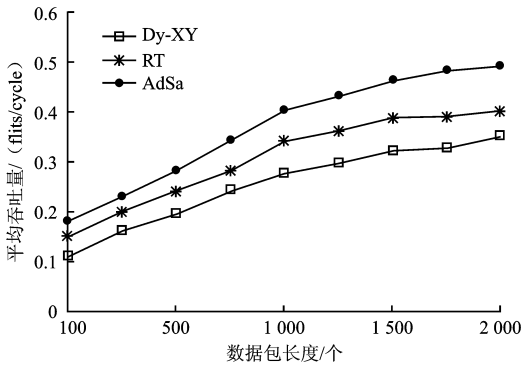
(b) 平均吞吐量

图 8 性能与通讯负载关系

曲线图,从图 9(a)和图 9(b)中可以看出,随着数据包长度的增加,三种算法在平均包延时和平均吞吐量上均有明显的提升,同时 AdSa 算法整体优于其他算法. 数据包的长度反映了 NoC 通讯量的大小,因此 AdSa 算法在 NoC 通讯量较大的情况下性能提升明显.



(a) 平均包延时



(b) 平均吞吐量

图 9 性能与数据包长度关系

本实验采用 ISE 14.7 工具,在 Xilinx Virtex-6 系列的 XC6VLX240T 芯片上实现了搭载不同算法的 NoC 路由器,单个路由器的资源消耗如表 1 所

示.采用 AdSa 算法的路由器相较于 Dy-XY 算法的路由器在 Register 和 LUTs 上仅增加了 9%和 11.2%,相较于 RT 算法的路由器仅增加了 5.9%和 7.4%,且频率基本不变.本文所设计的路由器及算法在可接受的资源开销范围内,提升了 NoC 在高负载、大通讯量下的系统性能.

表 1 路由器硬件资源消耗

	Dy-XY	RT	AdSa
Register	341	351	372
LUTs	1157	1198	1287
Frequency/MHz	282.64	278.86	278.24
Device	XC6VLX240T		

5 结束语

本文设计了一种拥塞超前感知的 NoC 路由器,并提出了一种向量引导的超前自适应(AdSa)路由算法.所设计的路由器搭载 AdSa 路由算法,能够超前感知网络拥塞,沿着任务方向自适应地进行传输,均衡网络负载.实验结果表明基于拥塞超前感知的 NoC 路由器在网络负载较高、通讯流量较大的情况下,具有较低的传输延时和较高的吞吐量,为应对 NoC 大通信量的数据传输提供了有益的解决方案.

参考文献:

[1] GAUR M S, LAXMI V, ZWOLINSKI M, et al. Network-on-chip: current issues and challenges[C]//Proceedings of the 19th International Symposium on VLSI Design and Test (VDATE). Ahmedabad, India:IEEE, 2015: 1-3. DOI: 10.1109/ISVDAT.2015.7208160.

[2] ONIZAWA N, MATSUMOTO A, FUNAZAKI T, et al. High-throughput compact delay-insensitive asynchronous NoCrouter[J]. IEEE Transactions on Computers, 2014, 63(3): 637-649. DOI: 10.1109/TC.2013.81.

[3] LIU J X, HARKINJ, LI Y H, et al. Low cost fault-tolerant routing algorithm for Networks-on-Chip[J]. Microprocessors and Microsystems, 2015, 39(6): 358-372. DOI:10.1016/j.micpro.2015.06.002.

[4] 许川佩, 刘标. 基于高速数据采集的 NoC 路由器设计[J]. 微电子学与计算机, 2017, 34(11): 140-144. DOI: 10.19304/j.cnki.issn1000-7180.2017.11.029.

XU C P, LIU B. Design of NoC router based on high speed data acquisition[J]. Microelectronics & Computer, 2017, 34(11): 140-144. DOI: 10.19304/j.cnki.issn1000-7180.2017.11.029.

[5] 李娇, 崇云锋, 徐海鹏, 等. 一种具有流量均衡性的

NoC 可重构容错路由算法[J]. 微电子学与计算机, 2018, 35(2): 15-21. DOI: 10.19304/j.cnki.issn1000-7180.2018.02.004.

LI J, CHONG Y F, XU H P, et al. A reconfigurable fault-tolerance routing algorithm with traffic balance strategy in NoC[J]. Microelectronics & Computer, 2018, 35(2): 15-21. DOI: 10.19304/j.cnki.issn1000-7180.2018.02.004.

[6] LEE D, PARIKH R, BERTACCO V. Highly fault-tolerant NoCrouting with application-aware congestion management[C]//Proceedings of the 9th International Symposium on Networks-On-Chip. Vancouver, BC, Canada: ACM, 2015: 10. DOI: 10.1145/2786572.2786590.

[7] 杜高明, 马世碧, 宋平, 等. 监测机制的 NoC 负载均衡路由电路设计[J]. 电子测量与仪器学报, 2018, 32(5): 82-89. DOI:10.13382/j.jemi.2018.05.011.

DU G M, MA S B, SONG P, et al. Design of load balancing NoC routing circuit based on monitoring mechanism[J]. Journal of Electronic Measurement and Instrumentation, 2018, 32(5): 82-89. DOI: 10.13382/j.jemi.2018.05.011.

[8] MEHRIZI H S, ZEINALI E. Wormhole algorithm with load balancing method for fault-tolerance routing inmesh based NoCs[C]//Proceedings of 2013 Signal Processing: Algorithms, Architectures, Arrangements, and Applications. Poznan, Poland: IEEE, 2014: 354-359.

[9] 刘炎华, 石世领, 孙海燕, 等. 基于拥塞和热点感知的低延时片上网络路由器设计[J]. 微电子学与计算机, 2018, 35(6): 122-127. DOI:10.19304/j.cnki.issn1000-7180.2018.06.026.

LIU Y H, SHI S L, SUN H Y, et al. Congestion and hotspot aware router design for low latency network-on-chip[J]. Microelectronics & Computer, 2018, 35(6): 122-127. DOI:10.19304/j.cnki.issn1000-7180.2018.06.026.

[10] 李丽, 万健, 王佳文, 等. 基于“包-电路交换”的片上网络回退转向路由算法[J]. 电子与信息学报, 2012, 33(11): 2759-2763. DOI: 10.3724/SP.J.1146.2011.00284.

LI L, WAN J, WANG J W, et al. NoC Retrograde-turn routing algorithm based on packet-circuit switching[J]. Journal of Electronics & Information Technology, 2012, 33(11): 2759-2763. DOI: 10.3724/SP.J.1146.2011.00284.

- CVPR, 2015, 7298965.
- [7] ZHENG S, JAYASUMANA S, ROMERA-PAREDES B, et al. Conditional random fields as recurrent neural networks[C]//Proceedings of 2015 IEEE International Conference on Computer Vision. Santiago, Chile: IEEE, 2015: 1529-1537. DOI: 10.1109/ICCV.2015.179.
- [8] SUN K, ZHAO Y, JIANG B R, et al. High-resolution representations for labeling pixels and regions[J]. arXiv: 1904.04514, 2019.
- [9] CHEN L C, PAPANDREOU G, KOKKINOS I, et al. DeepLab: semantic image segmentation with deep convolutional nets, atrous convolution, and fully connected CRFs[J]. IEEE Transactions on Pattern Analysis and Machine Intelligence, 2018, 40(4): 834-848. DOI: 10.1109/TPAMI.2017.2699184.
- [10] LIN G S, MILAN A, SHEN C H, et al. RefineNet: multi-path refinement networks for high-resolution semantic segmentation[C]//Proceedings of 2017 IEEE Conference on Computer Vision and Pattern Recognition. Honolulu, HI, USA: IEEE, 2017: 5168-5177. DOI: 10.1109/CVPR.2017.549.
- [11] CHEN L C, PAPANDREOU G, SCHROFF F, et al. Rethinking atrous convolution for semantic image segmentation[EB/OL]. [2019-05-23]. <https://arxiv.org/pdf/1706.05587.pdf>.
- [12] HE K M, ZHANG X Y, REN S Q, et al. Deep residual learning for image recognition[C]//Proceedings of 2016 IEEE Conference on Computer Vision and Pattern Recognition. Las Vegas, NV, USA: IEEE, 2016: 770-778. DOI: 10.1109/CVPR.2016.90.
- [13] ZHOU B L, KHOSLA A, LAPEDRIZA A, et al. Object detectors emerge in deep scene CNNs[J]. arXiv: 1412.6856, 2014.
- [14] RONNEBERGER O, FISCHER P, BROX T. U-Net: convolutional networks for biomedical image segmentation[C]//Proceedings of the 18th International Conference on Medical Image Computing and Computer-Assisted Intervention. Munich, Germany: Springer, 2015: 234-241. DOI: 10.1007/978-3-319-24574-4_28.
- [15] DENG Z J, HU X W, ZHU L, et al. R3Net: recurrent residual refinement network for saliency detection[C]//Proceedings of the 27th International Joint Conference on Artificial Intelligence. California: International Joint Conferences on Artificial Intelligence Organization, 2018: 684-690. DOI: 10.24963/ijcai.2018/95.
- [16] CHEN L C, ZHU Y K, PAPANDREOU G, et al. Encoder-decoder with atrous separable convolution for semantic image segmentation[EB/OL]. [2019-05-28]. <https://github.com/tensorflow/models/tree/master/>.
- [17] ZHAO H S, SHI J P, QI X J, et al. Pyramid scene parsing network[C]//Proceedings of 2017 IEEE Conference on Computer Vision and Pattern Recognition. Honolulu, HI, USA: IEEE, 2017: 2881-2890. DOI: 10.1109/CVPR.2017.660.

作者简介:

宋 灿 男,(1992-),硕士研究生.研究方向为深度学习和语义分割.

吴 谨 女,(1967-),博士,教授.研究方向为图像处理与模式识别.

朱 磊(通讯作者) 男,(1982-),博士,副教授.研究方向为语义分割、目标检测、显著性检测等.

E-mail:838994872@qq.com.

邓慧萍 女,(1983-),博士,副教授.研究方向为图像处理和多媒体通信.

(上接第 50 页)

- [11] ZHANG D L, LI S Y, SONG Y K. Design and implementation of dual-port network on chip[C]//Proceedings of the 12th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT). Guilin, China: IEEE, 2014. DOI: 10.1109/ICSICT.2014.7021161.

作者简介:

朱新宇 男,(1995-),硕士研究生.研究方向为高性能 NoC 设计与测试. E-mail:383099959@qq.com.

王晓蕾 女,(1978-),博士,副研究员.研究方向为高性能 SoC/NoC 体系结构与实现.

宋宇鲲 男,(1975-),博士,副研究员.研究方向为面向数据密集与计算机密集应用的 SoC/MPSoC 体系结构与实现.

张多利 男,(1976-),博士,教授.研究方向为多核处理器体系结构与设计方法.